

Vysvětlení a změna zadávací dokumentace č. 3

dle §§ 98 a 99 zákona č. 134/2016 Sb., o zadávání veřejných zakázek, ve znění pozdějších předpisů (dále jen „zákon“)

Veřejná zakázka	
Název:	Rámcové smlouvy na dodávky ICT komponent 2022
Evidenční číslo ve Věstníku VZ:	Z2022-010962
Identifikátor zakázky (systémové číslo):	P21V00001043, P22V00000057
Část veřejné zakázky:	Část 3 - Servery
Datum zahájení zadávacího řízení:	23. 3. 2022
Zadavatel	
Název:	Kraj Vysočina
IČO:	70890749
Adresa sídla:	Žižkova 1882/57 58601 Jihlava
Osoby oprávněné jednat za zadavatele:	Mgr. Vítězslav Schrek, MBA, hejtman kraje Ing. Petr Pavlinec, vedoucí odboru informatiky
Profil zadavatele:	https://ezak.kr-vysocina.cz/profile_display_111.html
Kontaktní osoba zadavatele:	Projektová kancelář Kraje Vysočina, příspěvková organizace Ing. Robert Páleník, tel. +420732679907, palenik@pkkv.cz

Kraj Vysočina jako zadavatel shora uvedené veřejné zakázky obdržel dne 1. 4. 2022 žádost dodavatele o vysvětlení zadávací dokumentace pro shora uvedenou část této veřejné zakázky a v souladu se zákonem a čl. 13 Zadávací dokumentace uvádí níže její přesné znění a v návaznosti na ni vysvětlení (odpověď) a dále rovněž ze svého vlastního podnětu, tj. bez předchozí žádosti dodavatelů vysvětlení zadávací dokumentace:

Žádost dodavatele:

Dotaz č. 1:

Prosíme zadavatele o upřesnění v části 3. Servery v bodě: 1.d. (CPU architektura x86 s 28 plnohodnotnými jádry. Taktovací základní frekvence min. 2,3 GHz, FSB min. 2933 MHz, min. 42 MB L cache celkem, nebo v testu na cpubenchmark.net minimálně 45500 bodů. Max. počet jader je omezen na 32 core z důvodu licencování OS a aplikací. TDP max. 165W.).

Podle všeho na trhu takový procesor v tuto chvíli neexistuje. Můžete prosím uvést referenční model anebo projít požadované parametry, zda-li v nich není chyba? Z našeho pohledu se

nejvíce přibližuje procesor: Intel Xeon Gold 6336Y @ 2.40GHz, který však má odlišné TDP, cache a počet jader. (dotaz se vztahuje k části 3 – servery, pozn. zadavatele)

Odpověď zadavatele č. 1:

ad Dotaz č. 1:

Zadavatel na základě dotazu upravuje v příloze č. 1, části 3, zadávací dokumentace specifikaci v bodě 1.d, a to následovně:

CPU architektura x86 s **24** plnohodnotnými jádry. Taktovací základní frekvence min. **2,4** GHz, FSB min. **3200** MHz, min. 36 MB L cache celkem, nebo v testu na cpubenchmark.net minimálně **45300** bodů. Max. počet jader je omezen na 32 core z důvodu licencování OS a aplikací. TDP max. **190W**.

Vysvětlení zadavatele č. 2 (z vlastního podnětu):

Dále zadavatel upravuje následující body specifikace v příloze č. 1, části 3, zadávací dokumentace:

1.5. V případě osazení 1x CPU umožňuje osazení **3x**PCle (8x), volné funkční sloty již osazený v serveru, 16 slotů na osazení RAM

1.6. V případě osazení 2x CPU umožňuje osazení **6x**PCle (8x), volné funkční sloty již osazený v serveru, 32 slotů na osazení RAM

Opravená příloha č. 1 zadávací dokumentace – technická specifikace / technický list, tvoří přílohu tohoto dokumentu.

Prodloužení lhůty pro podání nabídek

S ohledem na obsah tohoto vysvětlení a změny zadávací dokumentace zadavatel **prodlužuje lhůtu pro podání nabídek** pro shora uvedenou **část 3** veřejné zakázky tak, že nově tato lhůta skončí dne **12. 5. 2022 v 9.00 hod.**

Lhůty pro podání nabídek pro ostatní části veřejné zakázky zůstávají nezměněny.

Tato změna data ukončení lhůty pro podání nabídek bude v souladu se zákonem uveřejněna rovněž ve Věstníku veřejných zakázek a Úředním věstníku Evropské unie (TED).

Vysvětlení zadávací dokumentace se uveřejňuje na profilu zadavatele na adrese týkající se veřejné zakázky <https://ezak.kr-vysocina.cz/vz00009797>, resp. její příslušné části: <https://ezak.kr-vysocina.cz/vz00009879>.

V Jihlavě

.....
Ing. Petr Pavlinec

vedoucí odboru informatiky
podepsáno elektronicky